

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-203828

(43)Date of publication of application : 30.07.1999

(51)Int.Cl.

G11B 27/00

(21)Application number : 10-006342

(71)Applicant : HITACHI LTD
HITACHI ULSI SYSTEMS CO LTD

(22)Date of filing : 16.01.1998

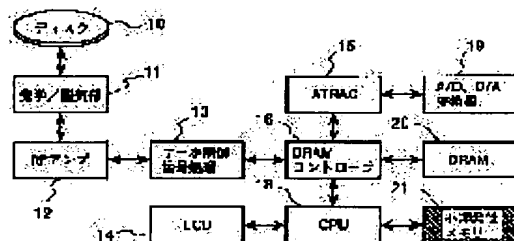
(72)Inventor : WATANABE JUN
HANAWA HIROAKI
OKAWA YUKIO
MURAYOSHI TAKANORI

(54) RECORDER

(57)Abstract:

PROBLEM TO BE SOLVED: To protect the control information at the time of power interruption.

SOLUTION: The recorder is provided with a storage means for holding the control information written into a recording medium 10 in the rewritable state, and this storage means is formed to a nonvolatile memory 21. The destruction of the control information at the time when the power supply is interrupted, is prevented by means of recording the control information to the nonvolatile memory 21. Alternatively, the storage means is formed to a volatile memory and when the power supply is interrupted, the storage information of the volatile memory may be saved to the nonvolatile memory by the electric charge accumulated in a capacitor with large capacity. Further, the storage means is formed to the volatile memory, and the volatile memory may be backed up by a backup power source when the power supply is interrupted.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-203828

(43) 公開日 平成11年(1999) 7月30日

(51) Int.Cl.⁶

G 1 1 B 27/00

識別記号

F I

G 1 1 B 27/00

A

A

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願平10-6342

(22) 出願日 平成10年(1998) 1月16日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(71) 出願人 000233169

株式会社日立超エル・エス・アイ・システムズ

東京都小平市上水本町 5 丁目 22 番 1 号

(72) 発明者 渡邊 潤

東京都小平市上水本町 5 丁目 22 番 1 号 株式会社日立マイコンシステム内

(74) 代理人 弁理士 玉村 静世

最終頁に続く

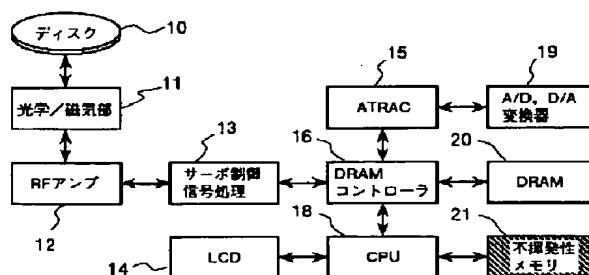
(54) 【発明の名称】 記録装置

(57) 【要約】 (修正有)

【課題】 電源遮断時における管理情報を保護することにある。

【解決手段】 記録媒体 10 に書き込まれる管理情報を書き換え可能な状態で保持するための記憶手段 21 を有し、この記憶手段を不揮発性メモリとする。不揮発性メモリに管理情報を記録することで、電源が遮断された場合の管理情報の破壊を防ぐ。また、記憶手段を揮発性メモリとし、電源が遮断された場合、大容量コンデンサに蓄積された電荷により、揮発性メモリの記憶情報を不揮発性メモリに待避してもよい。更に、記憶手段を揮発性メモリとし、電源が遮断された場合、バックアップ用電源により揮発性メモリをバックアップしてもよい。

【図 1】



【特許請求の範囲】

【請求項1】 データとともに当該データの管理情報を記録媒体に記録可能な記録装置において、上記記録媒体に書き込まれる管理情報を書き換え可能な状態で保持するための記憶手段を有し、上記記憶手段が不揮発性メモリとされたことを特徴とする記録装置。

【請求項2】 データとともに当該データの管理情報を記録媒体に記録可能な記録装置において、上記管理情報を記録するための揮発性メモリと、上記揮発性メモリの記録内容を保持するための不揮発性メモリと、電源遮断を検出するための検出手段と、電荷を蓄積するための電荷蓄積手段と、上記検出手段によって電源遮断が検出された場合に、上記電荷蓄積手段の蓄積電荷を利用して、上記揮発性メモリの記録情報を上記不揮発性メモリに待避する待避制御手段と、を含むことを特徴とする記録装置。

【請求項3】 データとともに当該データの管理情報を記録媒体に記録可能な記録装置において、上記記録媒体に書き込まれる管理情報を書き換え可能な状態で保持するための揮発性メモリと、上記揮発性メモリをバックアップするためのバックアップ用電源と、を含むことを特徴とする記録装置。

【請求項4】 電源遮断直前の管理情報を上記記録媒体に書き込むための制御手段を含む請求項1乃至3のいずれか1項記載の記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報記録媒体へ情報記録を行うための記録装置に関し、例えばディスクを記録媒体とするオーディオレコーダに適用して有効な技術に関する。

【0002】

【従来の技術】記録媒体の一例であるディスクには、再生専用のものと録音可能なものがある。再生専用は光ディスクであり、ピットと称される小さなくぼみの有無でデータの記録が行われている。再生は録音専用のディスクと共通の光学的ピックアップが使用される。録音可能なディスクは、「生ディスク」とも称され、レーザと磁気とで記録することができる。

【0003】ディスクの特徴は、瞬時に目的の曲の頭出しができることである。頭出しのみならず、録音した曲の編集もすばやく行うことができる。これは、曲の情報（開始位置、終了位置、順序など）をすべて「TOC（Table Of Contents）データ」と称される領域で監視しているからである。このTOCデータは、音楽データとは別領域に格納される。そのため、ユーザーTOCを変更するだけで編集が可能になる。

【0004】オーディオレコーダは、ディスクに音楽データを記録して、必要に応じてそれを再生することができる。

【0005】

【発明が解決しようとする課題】ディスクに記録された曲に関するTOCデータは、オーディオレコーダの電源遮断の際に、あるいは録音停止の際に更新されるようになっている。ここで、従来のオーディオ用記録媒体例えば磁気テープなどでは、電源が遮断された場合でも、電源遮断直前までに録音されていた情報は消失しない。

【0006】しかしながら、ディスクを記録媒体とするオーディオレコーダでは、ディスクに記録された曲に関するTOCデータがオーディオレコーダの電源遮断の際に、あるいは録音停止の際に更新されるようになっているため、もし録音中にバッテリ外れなどで電源の供給が絶たれ、TOCデータの更新が行われなかった場合には、新たに書き込まれた音楽データを再生することはできない。

【0007】本発明の目的は、電源遮断時にTOCデータなどの管理情報を保護するための技術を提供することにある。

【0008】本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

【0009】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【0010】すなわち、記録媒体に書き込まれる管理情報を書き換え可能な状態で保持するための記憶手段（21）を有し、この記憶手段を不揮発性メモリとする。

【0011】上記した手段によれば、不揮発性メモリに管理情報を記録することで、電源が遮断された場合の管理情報の破壊を防ぐ。このことが、電源遮断時における管理情報の保護を達成する。

【0012】また、管理情報を記録するための揮発性メモリ（54）と、上記揮発性メモリの記録内容を保持するための不揮発性メモリ（52）と、電源遮断を検出するための検出手段（53）と、電荷を蓄積するための電荷蓄積手段（51）と、上記検出手段によって電源遮断が検出された場合に、上記電荷蓄積手段の蓄積電荷を利用して、上記揮発性メモリの記録情報を上記不揮発性メモリに待避する待避制御手段（18）とを含んで記録装置を構成することができる。

【0013】上記した手段によれば、電源が遮断された場合に、電荷蓄積手段の蓄積電荷により、上記揮発性メモリの記録情報が上記不揮発性メモリに待避される。このことが、電源遮断時におけるTOCデータ保護を達成する。

【0014】さらに、管理情報を記録するための揮発性

メモリ(54)と、上記揮発性メモリをバックアップするためのバックアップ用電源(51)とを設け、上記揮発性メモリをバックアップすることで管理データの破壊防止を達成する。

【0015】そして、電源遮断直前の管理情報を上記記録媒体に書き込むための制御手段(18)を設けることができる。

【0016】

【発明の実施の形態】図1には本発明にかかる記録装置の一例であるオーディオレコーダが示される。

【0017】10はディスクであり、ここでは録音可能なものが使われる。光学/磁気部11はレーザ光線及び磁気を使用して上記ディスクへ音楽データの書き込み、及び書き込まれた音楽データの読み出しを行う。尚、図示されないが、上記ディスクを回転駆動するためのモータや上記光学/磁気部11を移動するための機械系が設けられている。上記光学/磁気部11で読み取られた信号を増幅するためのRFアンプが配置され、また、上記機械系の制御のためのサーボ制御信号処理回路13が設けられている。

【0018】圧縮・復元処理回路(ATRAC)15は、上記ディスク10へ書き込まれる音楽データの圧縮処理や、上記ディスク10から読み出されたデータの復元処理を行う。信号形式の変換を行うためのA/D、D/A変換器19が配置される。A/Dはアナログ信号をデジタル信号に変換する機能であり、それは録音の際に機能される。D/Aはデジタル信号をアナログ信号に変換する機能であり、それは再生時に機能される。DRAM20は、上記ディスク10から読み取られた音声データを約10秒分記録するために設けられており、万が一振動などで上記ディスク10からのデータ読み出しが正常に行われなかった場合に備えられる。DRAM16へのデータ書き込み及びデータ読み出し、さらには保持データのリフレッシュなどはDRAMコントローラ16によって制御される。

【0019】不揮発性メモリ21が設けられる。この不揮発性メモリ21は、特に制限されないが、フラッシュメモリであり、ディスク10から読み出されたTOCデータが書き込まれる。この不揮発性メモリ21内のTOCデータは、録音や消去などによって更新され、RFアンプ12や光学/磁気部11を介してディスク10のTOC書き込みエリアに書き込まれる。液晶表示部(LCD)14が設けられ、この液晶表示部14において、システムの動作状態や曲名などの表示が行われる。CPU(中央処理装置)18が設けられ、システム全体の動作制御はこのCPU18によって行われる。

【0020】図8には上記不揮発性メモリ21の構成例が示される。

【0021】図8に示される不揮発性メモリ21は、特に制限されないが、公知の半導体集積回路製造技術によ

り、単結晶シリコン基板などの一つの半導体基板にフラッシュメモリとして形成される。

【0022】特に制限されないが、8ビットのデータ入出力ピンPI/O0~PI/O7、19ビットのアドレス入力ピンPA0~PA18、さらにはフラッシュメモリセルアレイ113の記憶情報の消去動作及びデータ書き込み動作の期間を示す信号R/B*(*はローアクティブ又は信号反転を意味する)の外部出力専用ピンや、チップイネーブル信号CE*の入力ピン、アウトプットイネーブル信号OE*の入力ピン、ライトイネーブル信号WE*の入力ピンなどを含む。信号R/B*、チップイネーブル信号CE*、アウトプットイネーブル信号OE*、ライトイネーブル信号WE*は、特に制限されないが、複数のバッファを含む制御バッファ121を介して入力又は外部出力可能とされる。

【0023】フラッシュメモリセルアレイ113は、それぞれ2層ゲート構造の絶縁ゲート型電界効果トランジスタによって構成された複数のフラッシュメモリセルをマトリクス配置して成る(後に詳述する)。このフラッシュメモリセルアレイ113を構成する全てのフラッシュメモリセルのソースは、ソース選択スイッチ109に結合される。

【0024】アドレスバッファ111は、アドレス入力ピンPA0~PA18から供給されるアドレス信号を内部相補アドレス信号に変換する。変換されたアドレス信号は、アドレスラッチ(図示せず)などを介して、後段のXデコーダ及びドライバ112、及びYデコーダ及びセクタ116に伝達される。Xデコーダ及びドライバ112は入力されたXアドレス信号を解読し、解読して得られる選択信号などに基づいてワード線を駆動する。

【0025】Yアドレスデコーダ及びセクタ116は、入力されたYアドレス信号を解読し、それに基づいて、フラッシュメモリセルアレイ113から引き出された複数のビット線を選択する機能を備える。このYアドレスデコーダ及びセクタ116には、Yデコーダ及びセクタ116で選択されたビット線からの読出し信号を増幅する増幅するセンスアンプを含む読出し回路117aや、フラッシュメモリセルアレイ113の消去動作、及び書き込み動作を行う消去/書き込み回路117bが結合される。そして、読出し回路117aや、消去/書き込み回路117bは、外部から供給される書き込みデータ又はコマンドデータなどを取り込むための入力バッファやデータの出力バッファを含むI/Oバッファ118に結合されている。また、読出し回路117aや、消去/書き込み回路117bは、コントローラ119によって動作制御される。

【0026】また、上記I/Oバッファ118を介して取込まれたコマンドデータは、コントローラ119に供給される。コントローラ119は、その他に外部から供給されるチップイネーブル信号CE*、アウトプットイ

ネーブル信号OE*、及びライトイネーブル信号WE*などを受け、フラッシュメモリの読出し、消去、書き込み動作、書き込みベリファイなどの各種内部動作を制御する。

【0027】図9には、Xデコーダ及びドライバ112及びYデコーダ及びセクタ116と、フラッシュメモリセルアレイ113との関係が示され、図10には上記フラッシュメモリセルアレイ113を形成する一つのフラッシュメモリセルの断面が代表的に示される。

【0028】図9に示されるようにフラッシュメモリセルアレイ113は、特に制限されないが、複数のワード線w1、w2と、それに交差するように形成された複数のビット線b1、b2と、このワード線とビット線との交差箇所に接続されたフラッシュメモリセルMCとを含む。ここで、一つのフラッシュメモリセルMCは、図10に示されるように半導体基板85上記形成されたフローティングゲート86、コントロールゲート87、ソース拡散領域88、ドレイン拡散領域89とを含む。フローティングゲート86と半導体基板85との間の酸化膜は、トンネル現象を利用した電子移動を可能としている。コントロールゲート87は対応するワード線w1〜w4に結合され、ドレイン拡散領域89は対応するビット線b1〜b4に結合され、ソース拡散領域88はソース線8に結合される。このソース線8にはソース線スイッチ9が結合されて、このソーススイッチ9によりフラッシュメモリセルMCのソース拡散領域88に供給される電圧のレベルが切換えられる。

【0029】情報の書き込み時にはドレイン拡散領域89に所定レベルの書き込み電圧が与えられ、コントロールゲート87には高電圧Vppが与えられ、ソース拡散領域88が接地される。それによりフラッシュメモリセルMCがオンして電流が流れ、ドレイン拡散領域89の近傍でアバランシェ降伏が生じて電子及びホールが発生する。ホールは半導体基板85を介してグランド側に流れ、電子はチャネル方向に流れてドレイン拡散領域89に流れ込む。このとき一部の電子はフローティングゲート86とドレイン拡散領域19との間の電界で加速されてフローティングゲート16に注入されてフラッシュメモリセルMCのしきい値電圧が上げられる。

【0030】これに対して消去は、ドレイン拡散領域89をオープンにし、コントロールゲート87を接地し、ソース拡散領域88に高電圧Vppを印加して行われる。ソース拡散領域88とフローティングゲート86との間の電位差のためトンネル現象が生じ、フローティングゲート86中の電子の引抜きが起こり、フラッシュメモリセルのしきい値が下がる。

【0031】図2には録音動作の流れが示される。

【0032】図示されない録音ボタンなどを押すなどの録音開始操作が行われると(ステップS21)、入力された音楽データ(アナログ信号)が、A/D、D/A変

換器19におけるA/D変換機能によりデジタル信号に変換され、圧縮・復元処理回路15で圧縮されてからRFアンプ12や光学/磁気部11を介してディスク10に書き込まれる。このとき、不揮発性メモリ21内のTOCデータが、新たな音楽データの書き込みによって更新される(ステップS22)。録音動作が解除されると、ディスク10TOCデータが、上記不揮発性メモリ21の記憶データによって更新される。しかし、このTOCデータの更新が行われる前にもし電源が遮断された場合には、次のようなステップにてTOCデータの更新が行われる。

【0033】すなわち、電源が遮断された後に(ステップS23)再び電源が投入されると(ステップS24)、前回記録内容を更新するか否かの判別が行われる。この判別において前回記録内容を更新する(Yes)と判断された場合には、前回終了時のTOCデータがディスク10に書き込まれる。しかし、上記判別において前回記録内容を更新しない(No)と判断された場合には、ディスク10のTOCデータの更新は行われない。

【0034】上記ステップS25の判別は、図3に示されるように行うことができる。

【0035】すなわち、上記ステップS24の電源再投入後に、不揮発性メモリ21内にTOCデータが存在するか否かの判別が行われる(ステップS251)。この判別においてTOCデータが存在すると判断された場合には、電源遮断直前の記録内容を破棄するか否かの判別が行われる。つまり、液晶表示部14において「電源遮断直前の記録内容を破棄しますか?」などと文字表示され、操作者の判断に委ねられる。所定のスイッチにより電源遮断直前の記録内容を破棄することが指示されると(Yes)、不揮発性メモリ21内のTOCデータがCPU18の制御下で消去される。しかし、所定のスイッチにより電源遮断直前の記録内容を破棄しないことが指示されると(No)、上記ステップS26によるTOCデータの更新が行われる。

【0036】このように、不揮発性メモリ21を設け、この不揮発性メモリ21にTOCデータを記憶するようにしたので、電源が遮断された場合においても、上記TOCデータが失われないで済む。そして、次に電源が投入された際に不揮発性メモリ21に記憶されているTOCデータに基づいてディスク10が更新されるので、電源が遮断されたにもかかわらず、音楽データの書き込みを確実に実行できる。

【0037】図4にはオーディオレコーダの別の構成例が示される。

【0038】図4に示される構成では、大容量コンデンサ51、不揮発性メモリ52、電源電圧監視回路53、及びSRAM54が設けられている。TOCデータはSRAM54に記憶される。電源電圧監視回路53により

常に電源電圧が監視されている。もし、この電源電圧監視回路53によって電源遮断が検出されると、大容量コンデンサ51にそれまで蓄積されていた電荷がCPU18の制御下で放出され、その電力によってCPU18、不揮発性メモリ52、SRAM54の動作状態が維持され、CPU18の制御により、SRAM54の記憶情報が不揮発性メモリ52へ書き込まれる。この不揮発性メモリ52へ書き込まれた情報は、図1に示される装置の場合と同様に、次に電源が投入された際にディスク10に書き込むことができる。

【0039】上記不揮発性メモリ52には、図8乃至図10に示されるフラッシュメモリを適用することができる。

【0040】図5には録音動作の流れが示される。

【0041】図示されない録音ボタンなどを押すことによる録音開始操作が行われると（ステップS41）、外部から入力された音楽データ（アナログ信号）が、A/D、D/A変換器19におけるA/D変換機能によりデジタル信号に変換され、圧縮・復元処理回路15で圧縮されてからRFアンプ12や光学/磁気部11を介してディスク10に書き込まれる。このとき、SRAM54内のTOCデータが、新たな音楽データの書き込みによって更新される（ステップS42）。録音動作が解除されると、ディスク10のTOCデータ記憶エリアに書き込まれているTOCデータが、上記SRAM54の記憶データによって更新される。しかし、このTOCデータの更新が行われる前に電源が遮断された場合には、次のようなステップにてTOCデータの更新が行われる。

【0042】すなわち、電源が遮断された後に（ステップS43）再び電源が投入されると（ステップS44）、前回記録内容を更新するか否かの判別が行われる。この判別において前回記録内容を更新する（Yes）と判断された場合には、前回終了時のTOCデータがディスク10に書き込まれる。しかし、上記判別において前回記録内容を更新しない（No）と判断された場合には、ディスク10のTOCデータの更新は行われない。

【0043】このように、電源電圧監視回路53により電源遮断が検出された場合に、大容量コンデンサ51の蓄積電荷を利用して、SRAM54内のTOCデータを不揮発性メモリ52へ書き込むようにしているので、電源遮断によりTOCデータが破壊されないで済む。特に、図4に示される構成では、電源が遮断された場合にのみ不揮発性メモリ52が使用されるので、不揮発性メモリ52の書き換え補償回数が少ない場合に有効とされる。また、電源再投入により、不揮発性メモリ52の記憶データを利用してディスク10のTOCデータの更新が可能とされるから、電源が遮断されたにもかかわらず、音楽データの書き込みを確実にに行い得る。

【0044】図6にはオーディオレコーダーの別の構成

例が示される。

【0045】図6に示される構成では、TOCデータを記憶するためのSRAM54がバックアップ電源61でバックアップされるようになっている。バックアップ電源51はバックアップ専用の電池であり、回路動作の電源とは別に設けられている。

【0046】SRAM51がバックアップ電源61でバックアップされるようになっているため、電源が遮断された場合でも、SRAM54内のTOCデータの破壊が阻止される。

【0047】図7には録音動作の流れが示される。

【0048】図示されない録音ボタンなどを押すことによる録音開始操作が行われると（ステップS61）、外部から入力された音楽データ（アナログ信号）が、A/D、D/A変換器19におけるA/D変換機能によりデジタル信号に変換され、圧縮・復元処理回路15で圧縮されてからRFアンプ12や光学/磁気部11を介してディスク10に書き込まれる。このとき、SRAM54内のTOCデータが、新たな音楽データの書き込みによって更新される（ステップS62）。録音動作が解除されると、ディスク10のTOCデータ記憶エリアに書き込まれているTOCデータが、上記SRAM54の記憶データによって更新される。このTOCデータの更新が行われる前に電源が遮断された場合でも、バックアップ電源61によりSRAM54がバックアップされているのでTOCデータは破壊されない。そのため、電源が遮断された後に（ステップS63）電源が投入されると（ステップS64）、前回記録内容を更新するか否かの判別が行われ、この判別において前回記録内容を更新する（Yes）と判断された場合には、前回終了時のTOCデータがディスク10に書き込まれる（ステップS67）。しかし、上記判別において前回記録内容を更新しない（No）と判断された場合には、ディスク10のTOCデータの更新は行われない。

【0049】尚、上記ステップS66の判別は、図3に示されるように行うことができる。

【0050】このように、SRAM54がバックアップ用電源61でバックアップされているので、突然に電源が遮断された場合においても、TOCデータが失われなくて済む。そして、次に電源が投入された際にSRAM54に記憶されているTOCデータに基づいてディスク10が更新されるので、電源が遮断されたにもかかわらず、音楽データの書き込みを確実にに行い得る。

【0051】以上本発明者によってなされた発明を具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。

【0052】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるオーディオレコーダに適用した場合について説明したが、本発

10

20

30

40

50

明はそれに限定されるものではなく、オーディオ以外例えば映像を扱う映像記録装置に適用することができる。

【0053】本発明は、少なくとも記録媒体を含むことを条件に適用することができる。

【0054】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0055】すなわち、記録媒体に書き込まれる管理情報を書き換え可能な状態で保持するための記憶手段を有し、この記憶手段を不揮発性メモリとすることにより、電源が遮断された場合にも管理情報の破壊が防止される。

【0056】また、管理情報を記録するための揮発性メモリと、上記揮発性メモリの記録内容を保持するための不揮発性メモリと、電源遮断を検出するための検出手段と、電荷を蓄積するための電荷蓄積手段と、上記検出手段によって電源遮断が検出された場合に、上記電荷蓄積手段の蓄積電荷を利用して、上記揮発性メモリの記録情報を上記不揮発性メモリに待避する待避制御手段とを含んで記録装置を構成することにより、電源が遮断された場合に、電荷蓄積手段の蓄積電荷により、上記揮発性メモリの記録情報が上記不揮発性メモリに待避されるので、電源遮断時における管理情報の保護を図ることができる。

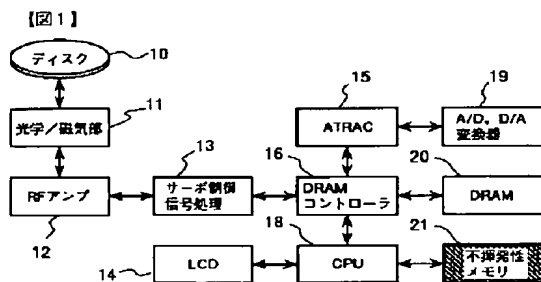
【0057】さらに、管理情報を記録するための揮発性メモリと、上記揮発性メモリをバックアップするためのバックアップ用電源とを設け、上記揮発性メモリをバックアップすることで管理データの破壊防止を図ることができる。

【図面の簡単な説明】

【図1】本発明にかかる記録装置の一例であるオーディオレコーダの構成例ブロック図である。

【図2】図1に示される構成での録音動作の流れを示す

【図1】



フローチャートである。

【図3】図2に示されるフローチャートにおける主要部の詳細なフローチャートである。

【図4】本発明にかかる記録装置の一例であるオーディオレコーダの別の構成例ブロック図である。

【図5】図4に示される構成での録音動作の流れを示すフローチャートである。

【図6】本発明にかかる記録装置の一例であるオーディオレコーダの別の構成例ブロック図である。

【図7】図6に示される構成での録音動作の流れを示すフローチャートである。

【図8】上記オーディオレコーダに含まれる不揮発性メモリの構成例ブロック図である。

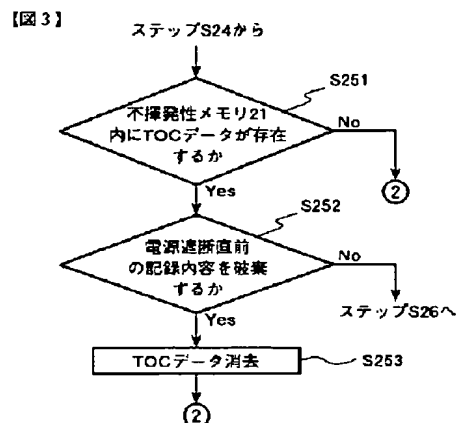
【図9】図8に示される不揮発性メモリにおける主要部の構成例説明図である。

【図10】図9に示されるフラッシュメモリセルの説明図である。

【符号の説明】

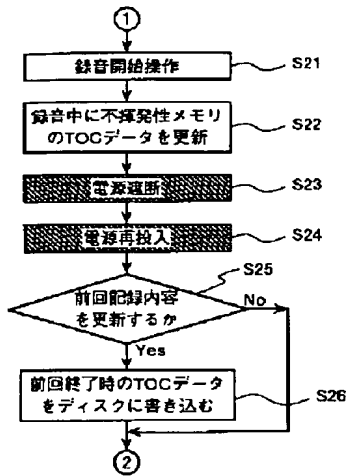
- 10 ディスク
- 11 光学/磁気部
- 12 RFアンプ
- 13 サーボ制御信号処理回路
- 14 液晶表示部 (LCD)
- 15 圧縮・復元処理回路 (ATRAC)
- 16 DRAMコントローラ
- 18 CPU
- 19 A/D, D/A変換器
- 20 DRAM
- 21 不揮発性メモリ
- 30 大容量コンデンサ
- 51 大容量コンデンサ
- 52 不揮発性メモリ
- 53 電源電圧監視回路
- 54 SRAM
- 61 バックアップ電源

【図3】

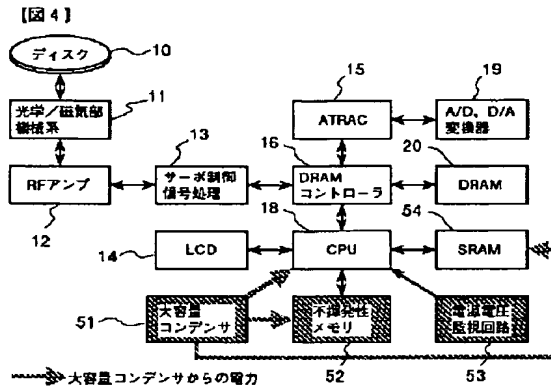


【図2】

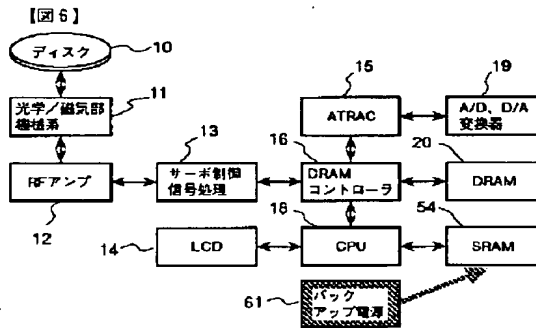
【図2】



【図4】

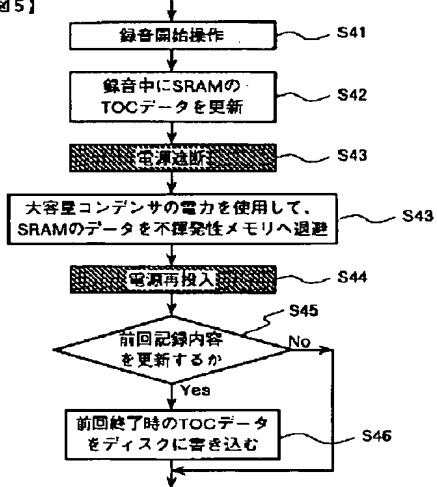


【図6】



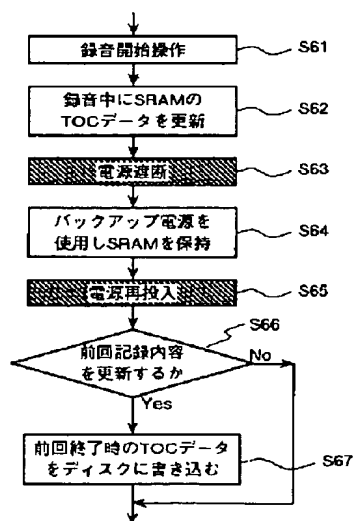
【図5】

【図5】



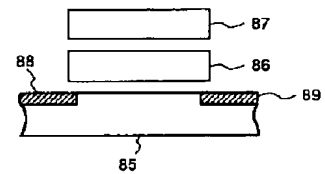
【図7】

【図7】

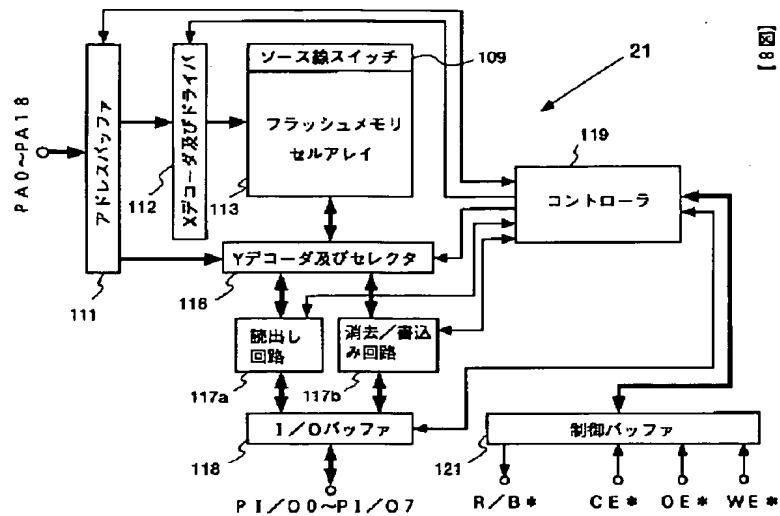


【図10】

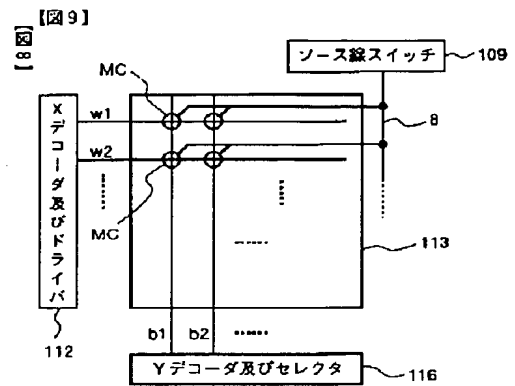
【図10】



【図8】



【図9】



フロントページの続き

(72)発明者 塙 洋明

東京都小平市上水本町5丁目22番1号 株
式会社日立マイコンシステム内

(72)発明者 大川 幸男

東京都小平市上水本町5丁目22番1号 株
式会社日立マイコンシステム内

(72)発明者 村吉 高法

東京都小平市上水本町5丁目22番1号 株
式会社日立マイコンシステム内